ディジタル信号処理向けの低コストFPGA
Spartan-3A DSP

米国Xilinx社は，DSPブロックを搭載し，集積する基本論理ブロックやメモリ・ブロックの規模をディジタル信号処理向けに最適化したFPGA「Spartan-3A DSP」を発売した．

本FPGAは，250MHzで動作するDSPブロックを最大126個搭載する．一つのDSPブロックは，18ビット×18ビットの乗算器と18ビット幅の加算器，48ビット幅の加減算器などで構成されている．また，複数のDSPブロックをパイプライン動作させるためのカスケード配線を持つ．従来からディジタル信号処理向けに提供されている「Virtex-4 SX」や「Virtex-5 SXT」のDSPブロックとは構成や最大動作周波数が異なる．

開発ツールは，すでに提供されている「ISE Foundation 9.1i」を利用できる．無償版の「ISE WebPACK」は利用できない．また，ディジタル信号処理アプリケーションの開発ツールである「System Generator for DSP 9.1i」と「AccelDSPツール・セット」を利用できる．

Spartan-3A DSPは，90nmプロセスで製造される「Spartan-3 ジェネレーションFPGAファミリ」のサブファミリの一つである．同ファミリのサブファミリには，論理規模とI/O数の両方を重視する「Spartan-3」，論理規模を重視する「Spartan-3E」，I/O数を重視する「Spartan-3A」，Spartan-3AとコンフィグレーションROMを1チップに封止したマルチチップ・モジュールの「Spartan-3AN」がある．

表1 Spartan-3A DSPファミリの概要

型　名	XC3SD1800A	XC3SD3400A
システム・ゲート数	180万	340万
LC数	37,440	53,712
メモリ・ブロック容量（ビット）	1,512K	2,268K
分散メモリ容量（ビット）	260K	373K
DCM数	8	8
DSPブロック数	84	126
最大I/O数	519	169
最大差動ペア数	227	213
パッケージ	484ピンBGA 676ピンBGA	484ピンBGA 676ピンBGA

LC : Logic Cell,
DCM : Digital Clock Manager

■価格
29.85ドル（XC3SD1800A，2008年後半における25,000個購入時の単価）
44.95ドル（XC3SD3400A，2008年後半における25,000個購入時の単価）
■連絡先
ザイリンクス株式会社
TEL 03-6744-7777
http://japan.xilinx.com/

3.0mm×5.0mm×1.0mmのMEMS加速度センサ・モジュール
MMA73x0Lシリーズ

米国Freescale Semiconductor社は，3軸のMEMS（micro electro mechanical systems）技術で製造する加速度センサと，センサの情報を電圧として出力するための制御ICを1パッケージに封止したマルチチップ・モジュール「MMA73x0Lシリーズ」を発売した．モジュールの外形寸法は3.0mm×5.0mm×1.0mmと小さい．感度が1.5gまたは6gの「MMA7360L」，3gまたは12gの「MMA7340L」，4gまたは16gの「MMA7330L」の3品種を用意する．1品種当たり2種類の感度を選択できる．

加速度センサの方式は静電容量型．制御用ICは，*C-V*変換や信号増幅，温度補正などを行う．また，自由落下（0g）検出出力端子や自己テスト機能を持つ．MMA7360Lの1.5gモード，3.3V動作時の感度は800mV/g．

耐衝撃性は5,000g，直線性は±1％FSOである．応答周波数帯域はX軸とY軸が400Hz，Z軸が300Hz．また，本モジュールの動作時の消費電流は最大600μA，待機時は最大10μAである．動作電圧は，2.2V～3.3V．動作温度範囲は－20～＋85℃．パッケージは14ピンLGA（land grid array）．

本マルチチップ・モジュールの量産出荷は，2007年第2四半期から開始する予定．

図1 MMA73x0Lシリーズの内部構造

写真1 MMA73x0Lシリーズの外観

■価格
3.66ドル（MMA7360L，1万個購入時の単価）
3.59ドル（MMA7340L，1万個購入時の単価）
3.53ドル（MMA7330L，1万個購入時の単価）
■連絡先
フリースケール・セミコンダクタ・ジャパン株式会社
TEL 0120-191014
support.japan@freescale.com
http://www.freescale.co.jp/

N+1冗長性やホット・スワップに対応するマルチフェーズ電源向けチップセット
IR3510，IR3086A，IR3088A

米国International Rectifier社は，フェーズ（相）の数を変更できるマルチフェーズ電源向けチップセットを発売した．*N*+1冗長性（電源モジュールを負荷の数よりも一つ多く用いて信頼性を高める手法）やホット・スワップに対応する．マルチフェーズ電源とは，複数のDC-DCコンバータを並列に動作させ，その出力位相をずらし，加算して電力を供給する方式．抵抗などによる損失や電源回路の負荷を低減できるという特徴がある．高性能マイクロプロセッサを搭載した機器などに用いられる．

本チップセットは，コントローラIC「IR3510」とフェーズIC「IR3086A」または「IR3088A」から構成される．IR3086Aは過電圧保護機能を内蔵するフェーズIC，IR3088Aは内蔵しないフェーズICである．本チップセットは，同社が開発したマルチフェーズ方式DC-DCコンバータのアーキテクチャ「XPhase」を採用している．コントロールICとフェーズICの間は5線式バス（バイアス電圧，位相タイミング，平均電流，誤差アンプ出力，VID電圧）を使って接続する．基本設計を変えることなく，フェーズの数を増減できる．

いずれのICも鉛フリー品で，欧州の環境規制RoHSにも対応している．

■価格
2,000円（IR3510，サンプル価格）
600円（IR3086A，サンプル価格）
600円（IR3088A，サンプル価格）
■連絡先
インターナショナル・レクティファイアー・ジャパン株式会社
TEL 03-3983-0086
http://www.irf-japan.com/

Ethernetコントローラを内蔵する16ビット・マイコン
H8S/2472F（R4F2472VBR34V）

ルネサス テクノロジは，10M/100MbpsのEthernetコントローラを内蔵する16ビット・マイコン「H8S/2472F（R4F2472VBR34V）」を発売する．サーバや通信装置に組み込む温度調節制御システムや電圧制御システム，産業機器のシステム制御装置などに利用できる．

IEEE 802.3規格に準拠したMAC（media access control）機能を備えている．内蔵するEthernetコントローラ・モジュールは，同社の32ビット・マイコン（SHマイコン）で使用された，実績のあるIPコアである．

CPUコアとして，同社のH8S/2600コアを搭載する．動作周波数は最大34MHz．512Kバイトのフラッシュ・メモリ，40KバイトのRAM，16ビット乗算機能などを内蔵する．電源電圧は3.3V±0.3V．

インターフェース機能として，1チャネルのフルスピード・モード（12Mbps）対応のUSBファンクション，6チャネルのI^2Cバス，3チャネルのLPC（low pin count）バスなどに対応する．また，8チャネルの10ビットA-Dコンバータや16チャネルのイベント・カウンタ，4チャネルの8ビット・タイマ，2チャネルのウォッチドッグ・タイマなどを備える．

パッケージは176ピンBGA．ソフトウェア開発環境として，オンチップICE（in-circuit emulator）「E10A」を用意する．2007年5月からサンプル出荷を開始する．

■価格
1,800円（サンプル価格）
■連絡先
株式会社ルネサス テクノロジ
TEL 03-5201-5214
csc@renesas.com
http://japan.renesas.com/

NEWS
LSI LogicとAgere Systemsの合併手続きが完了，新社名はLSI

半導体やストレージ・システムのメーカである米国LSI Logic社は，通信およびストレージ向け半導体メーカである米国Agere Systems社との合併手続きを完了した．また，これに合わせて新社名を「LSI Corporation」とすることを発表した．両社の合併については，2006年12月4日にすでに発表済みである．2007年3月29日に開催された両社の株主総会で合併がそれぞれ承認され，同年4月2日に手続きが完了した．国内では，当面はLSIロジックとLSIジャパン（旧アギア・システムズ）の2社が協力する体制をとる．

写真1　LSI社 Senior Vice President，Corporate Planning and MarketingのPhil Brace氏

両社の2006年の売り上げの合計は35.2億ドル．内訳は，ストレージ部品が11.16億ドル，ストレージ・システムが7.59億ドル，ネットワーク分野が10.08億ドル，民生機器分野が6.38億ドル．従業員数は約9,100人となり，うち技術者は約4,300人である．

LSIのホームページ
http://www.lsi.jp/
LSI社のホームページ
http://www.lsi.com/

NEWS

システム開発の事前安全性解析に重点を置いたMISRAガイドラインに注目集まる――MISRAソフトウェア安全性解析ガイドライン・セミナ レポート

2007年3月26日，東陽テクニカ（東京都中央区）にて，自動車制御ソフトウェア開発におけるガイドライン「MISRA安全性解析（MISRA-SA）」に関するセミナが開催された（**写真1**）．本ガイドラインの策定を進めている業界団体MISRA（The Motor Industry Software Reliability Association）委員長のDavid Ward氏（**写真2**）や，MISRA-SAについて調査を実施してきたOTSLの桑山敏之氏（**写真3**）が，本ガイドラインの概要や策定状況，適用例（ケース・スタディ）について講演した．

MISRA-SAは，2008年に策定される予定の「ISO 26262」に適合した開発実務を実現するためのガイドラインである．ISO 26262は，機能安全規格「IEC 61508」の自動車分野向けサブ規格として位置付けられている．MISRA-SAは現在，ドラフト版の最終段階（Draft 13）にあり，初版の発行は2007年の夏ごろと見られている．

● 独自の手法により事前安全性解析を実施

OTSLの桑山敏之氏は，MISRA-SAの概要について説明した．本ガイドラインが規定している安全性解析は，大きく「事前安全性解析（PSA：preliminary safety analysis）」と「詳細安全性解析（DSA：detailed safety analysis）」という二つのフェーズに分けられる．事前安全性解析は，システム開発の事前もしくは初期に行う安全性解析である．詳細安全性解析は，抽出された潜在危険（hazard）に対して詳細に解析するものである．

本ガイドラインは事前安全性解析に力点を置いており，「PASSPORTダイヤグラム（**写真4**）」，「可制御性（controllability）」についての表（**写真5**），「MISRAリスク・グラフ（**写真6**）」という独自の記述手法を提唱している．一方，詳細安全性解析には，FTA（fault tree analysis；フォールト・ツリー解析）やFMEA（failure mode and effect analysis；故障モード影響解析）などの既存の手法を利用する．

● 衝突防止システムを例に事前安全性解析を説明

MISRA委員長のDavid Ward氏は，自動車の衝突防止システムを例に，PASSPORTダイヤグラムや可制御性についての表の作成方法を紹介した．

同氏は講演の中で，安全装置を導入したことで人間が安心してしまい，より大きな危険にさらされる可能性があることを指摘した．例えば，危険な状態に陥ったときも「機能が作動するだろう」と考えて行動を起こさず事故に至ったり，機能に慣れた結果，状況に対応する能力そのものが減退してしまう，ということが起こりやすいという．これについては，安全機能をあくまでも「万が一のための支援機能」と認識することが重要だという．

MISRAのホームページ
http://www.misra.org.uk/

写真1　MISRAソフトウェア安全性解析ガイドライン・セミナの様子

写真2　講演するMISRA委員長のDavid Ward氏

写真3　講演するOTSLの桑山敏之氏
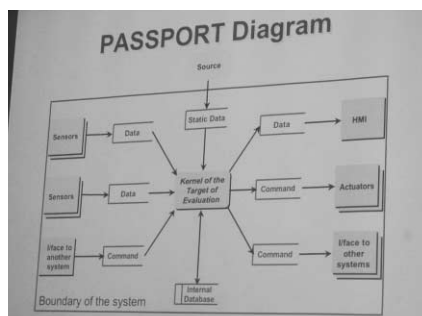
写真4　PASSPORTダイヤグラム（David Ward氏の講演資料より）

PASSPORTダイヤグラムは，そのシステムにおける潜在危険を抽出するための図である．

写真5　可制御性（controllability）についての表（David Ward氏の講演資料より）

PASSPORTダイヤグラムから，「もし○○だったら，○○という危険事態が発生する」という潜在危険を抽出し，起こりうる危険事態のひどさや頻度，危険を制御できる可能性などを検討して表に列挙する．
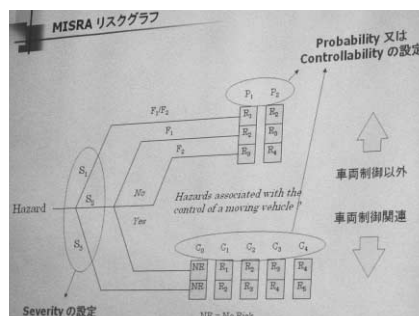
写真6　MISRAリスク・グラフ

MISRAリスク・グラフは，抽出した潜在危険をクラス分けし，対策が必要な潜在危険を明確にするための図である．可制御性についての表（**写真5**）に列挙した情報を基にして，この図を作成する．